



Année 2011/2012

*A remplir obligatoirement par l'enseignant responsable du contrôle*

**Date : 16 décembre 2012**

**Contrôle de : Architecture des systèmes à microprocesseur**

**Durée : 2 heures**

**Professeur responsable : N.ABOUCHI**

**Documents :**  autorisés  non autorisés

**Si oui : type(s) de documents autorisés :**

**Calculatrices alphanumériques :**  autorisées  non autorisées

#### **A l'attention des élèves : rappels importants sur la discipline des examens**

La présence à tous les examens est strictement obligatoire ; tout élève présent à une épreuve doit rendre une copie, même blanche, portant son nom, son prénom et la nature de l'épreuve.

Toute absence non justifiée est sanctionnée par un zéro.

Toute fraude ou tentative de fraude avérée est sanctionnée par un zéro à l'épreuve et portée à la connaissance de la direction des études qui pourra réunir le Conseil de Discipline. Les sanctions prises peuvent aller jusqu'à l'exclusion définitive du (des) élève(s) mis en cause.

Toute suspicion sur la régularité et le caractère équitable d'une épreuve est signalée à la direction des études qui pourra décider l'annulation de l'épreuve; tous les élèves concernés par l'épreuve sont alors convoqués à une épreuve de remplacement à une date fixée par le responsable d'année.

#### **Problème : Analyse, mise en œuvre, implantation mémoire, implantation de circuits périphériques et décodage d'adresses dans un système à microprocesseur.**

L'Unité centrale du système utilisée dans cette application utilise le microprocesseur **CPE16** (le schéma est donné en annexe). Il s'agit d'un microprocesseur **16 bits (les registres internes sont sur 16 bits) compatible 8 bits. Il peut donc lire/écrire soit sur 16 bits, soit sur ses 8 bits de poids faible soit sur ses 8 bits de poids fort.** Dans le système se trouvent **2** mégaoctets de mémoire RAM, implantées en bas de l'espace mémoire, **2** mégaoctets de mémoire EPROM, implantées en haut de l'espace mémoire, un contrôleur audio, un contrôleur d'accès réseau et un contrôleur de port USB. Les modèles simplifiés des mémoires et des périphériques utilisés sont donnés en annexe.

A partir des schémas de brochage du microprocesseur **CPE16**, de la mémoire **RAMCPE**, de la mémoire **ROMCPE** et des modèles simplifiés des périphériques utilisés, répondez aux questions suivantes :

### **Première partie : Analyse (6 points)**

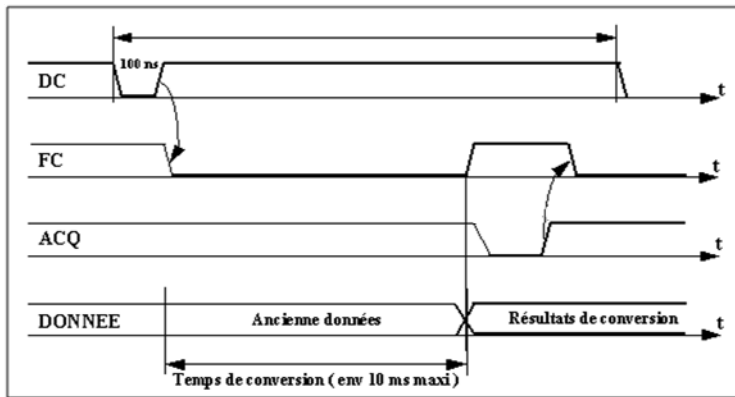
- 1) CPE16 est il un microprocesseur 8, 16 ou 32 bits ?
- 2) Quelle est, en kilooctets, la capacité d'adressage mémoire du microprocesseur CPE16 ?
- 3) Quelle est, en kilooctets, la capacité d'adressage Entrées-Sorties du microprocesseur CPE16 ?
- 4) Quelle est, en kilooctets, les tailles des mémoires RAMCPE et ROMCPE ?
- 5) Quel est le nombre d'entrées d'interruptions que possède le microprocesseur CPE16 ?
- 6) Quelles sont les différences entre les interruptions NMI et INTR ?
- 7) Quelles sont les différences entre les signaux de sortie BHE et BLE ?
- 8) Quel est le rôle du signal de sortie M/ES ?
- 9) Combien d'octets occupe chacun des périphériques utilisés ?
- 10) Quel est le rôle de l'entrée READY ?
- 11) **Expliquer comment mettre en œuvre l'entrée READY ?**

### **Deuxième partie : mise en œuvre de l'architecture (8 points)**

- 1) Proposer, en cherchant **le décodage le plus simple possible** pour la mémoire et pour les périphériques d'entrées-sorties, une cartographie mémoire du système. Préciser les limites d'adresses de chaque espace.
- 2) **Donner le schéma électrique de mise en œuvre du système (faire apparaître clairement le microprocesseur, les deux ensembles mémoires RAM et EPROM, les circuits périphériques, les lignes d'adresses, les lignes de données, les lignes de contrôle et les éventuels circuits annexes).**
- 3) Donner en argumentant le nombre de boîtiers mémoire ROMCPE et RAMCPE nécessaires à la réalisation des espaces mémoires RAM et ROM de notre système.
- 4) **Donner alors le schéma électrique de mise en œuvre de l'espace mémoire RAM à base des mémoires RAMCPE.**
- 5) Donner les équations de décodage des boîtiers mémoires.
- 6) Donner les équations de décodage des contrôleurs d'entrées-sorties.

### **Troisième partie : application (6 points)**

On souhaite utiliser le système conçu précédemment pour surveiller la vitesse de rotation d'un moteur à courant continu. Pour cela un capteur de vitesse est installé au niveau du moteur. La sortie **analogique** du capteur arrive sur un convertisseur **analogique numérique**; l'**AD8CPE** dont le fonctionnement est expliqué par le chronogramme suivant :



**DC** : Demande de conversion (entrée)

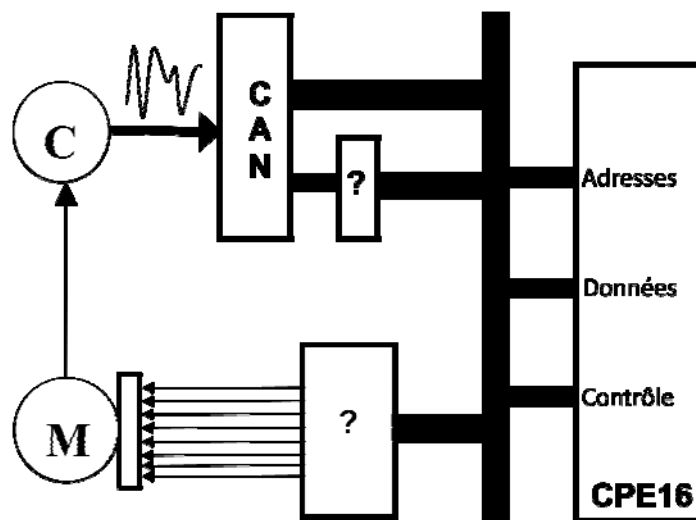
**FC** : Fin de conversion (sortie)

**ACQ** : Acquiescement de lecture (entrée)

**DONNEE** : Résultat de la conversion, sur 8 bits en binaire.

Le convertisseur démarre une nouvelle conversion lorsqu'il reçoit un ordre sur son entrée **DC**. Il indique la fin de conversion par sa sortie **FC**. Le résultat de la conversion est fourni sur **son bus de donnée** lorsque son entrée **ACQ** est sollicitée. **Le résultat de la conversion est récupéré par le microprocesseur par interruption.**

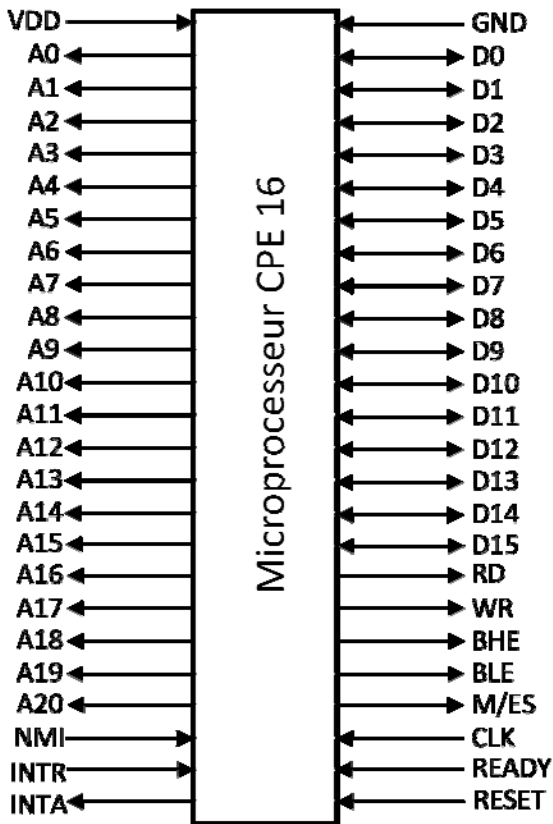
Après traitement, le microprocesseur envoie, via un circuit électronique à déterminer, une consigne de vitesse de rotation au moteur. (**La consigne de vitesse consiste en une valeur numérique codée sur 8 bits**). Le synoptique suivant illustre le système.



- Que proposer comme circuits logiques pour gérer les signaux de commande du CAN (déclenchement de la conversion, récupération des mesures, etc.) et pour transmettre la consigne de vitesse de rotation du moteur ?
- Proposer une solution de mise en œuvre de ce système de contrôle et expliquer son fonctionnement.
- Dans quel espace et à quelle adresse(s) placeriez vous le contrôleur du moteur et le CAN. Donner la nouvelle cartographie mémoire et donner les équations de décodage permettant la sélection du contrôleur du moteur et du CAN.
- Donner le chronogramme complet des signaux échangés entre les périphériques et le microprocesseur.

## ANNEXE

### 1) Le microprocesseur CPE 16 :

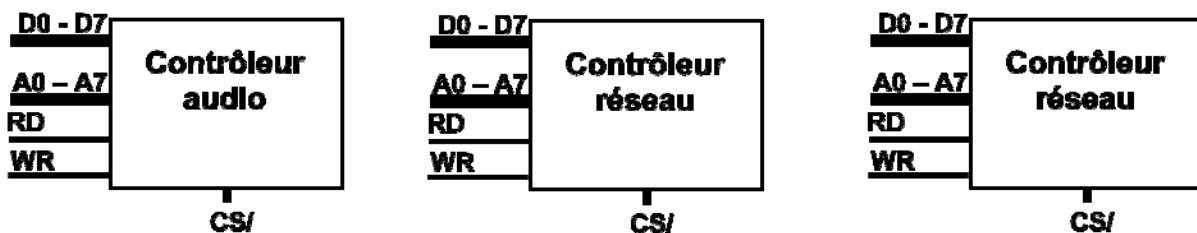


- A0-A20: bus d'adresse.
- D0-D15: bus de données.
- M/ES: **Mémoire ou entrée sortie**, signale que le bus d'adresse comporte une adresse valide pour un accès en mémoire (M/ES = 1) ou une opération d'entrée / sortie en lecture ou en écriture (M/ES = 0).
- RD: **Memory Read** (active bas).
- WR: **Memory Write** (active bas).

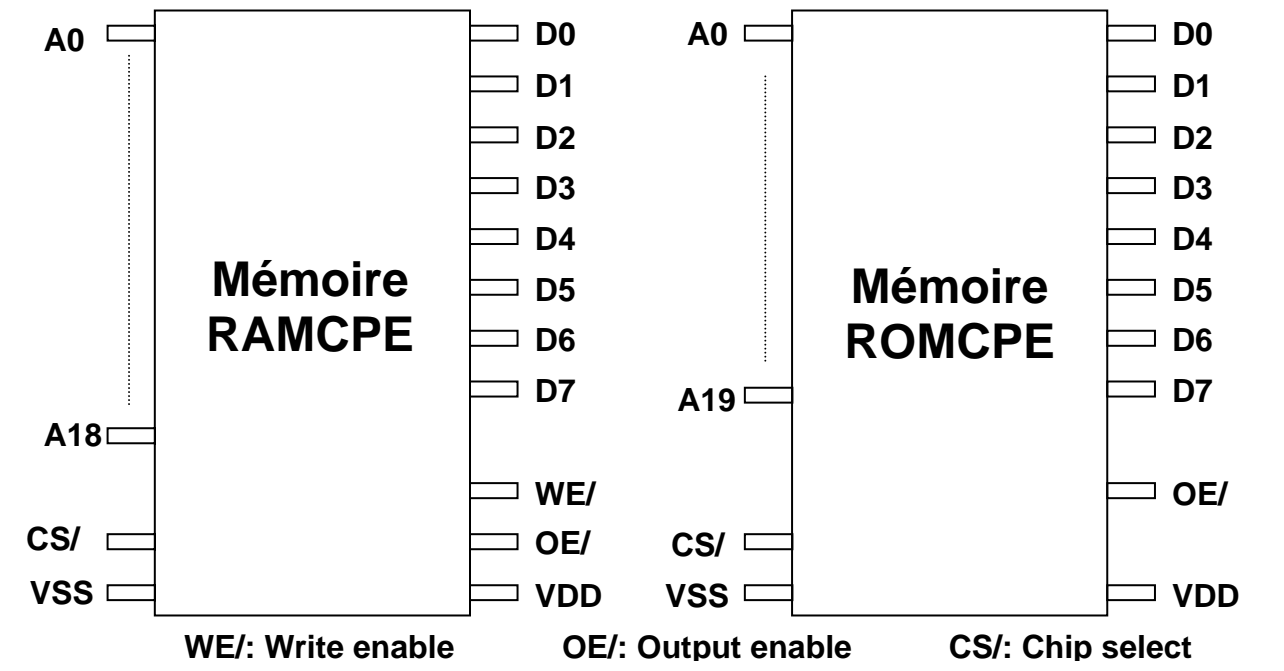
- **INT: interrupt request**, entrée, signal actif bas. Ce signal de demande d'interruption masquable (par instructions logicielles) signale au processeur qu'un périphérique demande une interruption. Quand le processeur accepte l'interruption, un signal accusé de réception **INTA** est envoyé au début du cycle d'instruction suivant.
- **NMI: Non-maskable interrupt**, entrée, déclenchée par front descendant. Cette demande d'interruption à la priorité sur INT, elle est toujours prise en compte à la fin de l'instruction en cours. Pour le CP16, le microprocesseur lit le programme à l'adresse 00000 HEX. Le contenu du compteur mémoire (adresse courante) est automatiquement sauvegardé pour reprendre le programme après l'interruption.
- **Reset**: réinitialisation, entrée, active bas, réinitialise le processeur, remise à 0 des interruptions. Le processeur redémarre au début de son programme d'initiation.
- **CLK**: ce signal provenant de l'extérieur (quartz) cadence l'ensemble des signaux du montage électronique.
- **BLE: Bus Low Enable**, indique que l'octet de poids faible du bus de donnée est utilisé (active bas).
- **BHE: Bus High Enable**, indique que l'octet de poids fort du bus de donnée est utilisé (active bas).
- **READY**: demande de prolongation du cycle d'accès du microprocesseur.

**NB : Si BHE et BLE sont tous les deux actifs, il s'agit d'un accès mot (16 bits).**

### 2) Modèle simplifié des circuits contrôleurs :



3) Les mémoires ROMCPE et RAMCPE :



4) Cycle du microprocesseur CPE :

